

PAT-NO: JP405343820A

DOCUMENT-IDENTIFIER: JP 05343820 A

TITLE: CIRCUIT BOARD FOR MULTICHIP MODULE

PUBN-DATE: December 24, 1993

INVENTOR-INFORMATION:

NAME

KOBAYASHI, JUNKO

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP04144125

APPL-DATE: June 4, 1992

INT-CL (IPC): H05K001/02, H05K003/46

US-CL-CURRENT: 439/55

ABSTRACT:

PURPOSE: To obtain always high-speed and stable propagation characteristic of an electric signal by a method wherein the characteristic impedance of an interconnection is increased easily by a comparatively simple means or without a need for a complicated operation or the like.

CONSTITUTION: This circuit board is provided with followings: a wiring pattern layer 4; and mesh ground patterns which have been arranged and installed integrally, via insulating layers 3a, 3b, on main-face sides of the wiring pattern layer 4. Each mesh opening part of the mesh ground patterns 6a,

6b is shaped to be a hexagon which is provided with two sides which are parallel to the direction of adjacent interconnections 4a of the wiring pattern layer 4, or each mesh pitch of the mesh ground patterns 6a, 6b is selected and set in such a way that each mesh pitch which is parallel to the direction of the adjacent interconnections 4a of the wiring pattern layer 4 is smaller than each mesh pitch which is perpendicular to the direction of the interconnections 4a.

COPYRIGHT: (C)1993,JPO&Japio

PAT-NO: JP405343820A

DOCUMENT-IDENTIFIER: JP 05343820 A

TITLE: CIRCUIT BOARD FOR MULTICHIP MODULE

PUBN-DATE: December 24, 1993

INVENTOR-INFORMATION:

NAME

KOBAYASHI, JUNKO

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP04144125

APPL-DATE: June 4, 1992

INT-CL (IPC): H05K001/02, H05K003/46

US-CL-CURRENT: 439/55

ABSTRACT:

PURPOSE: To obtain always high-speed and stable propagation characteristic of an electric signal by a method wherein the characteristic impedance of an interconnection is increased easily by a comparatively simple means or without a need for a complicated operation or the like.

CONSTITUTION: This circuit board is provided with followings: a wiring pattern layer 4; and mesh ground patterns which have been arranged and installed integrally, via insulating layers 3a, 3b, on main-face sides of the wiring pattern layer 4. Each mesh opening part of the mesh ground patterns 6a,

6b is shaped to be a hexagon which is provided with two sides which are parallel to the direction of adjacent interconnections 4a of the wiring pattern layer 4, or each mesh pitch of the mesh ground patterns 6a, 6b is selected and set in such a way that each mesh pitch which is parallel to the direction of the adjacent interconnections 4a of the wiring pattern layer 4 is smaller than each mesh pitch which is perpendicular to the direction of the interconnections 4a.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-343820

(43)公開日 平成5年(1993)12月24日

(51)Int.Cl.⁵

H05K 1/02
3/46

識別記号

庁内整理番号

N 7047-4E
Z 6921-4E

F I

技術表示箇所

審査請求 未請求 請求項の数2(全7頁)

(21)出願番号 特願平4-144125

(22)出願日 平成4年(1992)6月4日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 小林 淳子

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝小向工場内

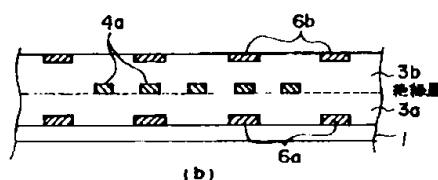
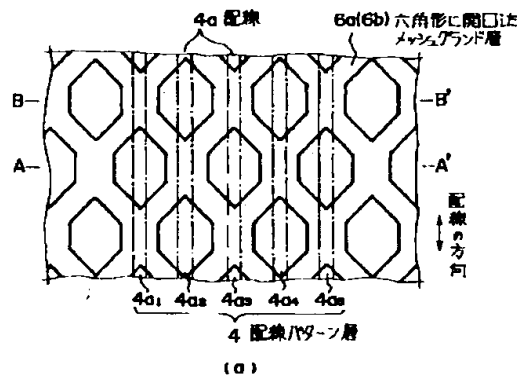
(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 マルチチップモジュール用回路基板

(57)【要約】

【目的】 比較的簡易な手段で、もしくは煩雑な操作などを要せずに、配線特性インピーダンスが容易に増加され、常に高速で安定した電気信号の伝搬特性を呈するマルチチップモジュール用回路基板の提供を目的とする。

【構成】 配線パターン層4と、前記配線パターン層4の主面側に絶縁層3a、3bを介し一体的に配設されたメッシュグラウンドパターンとを具備して成り、前記メッシュグラウンドパターン6a、6bのメッシュ開口部形状を、隣接する配線パターン層4の配線4aの方向に平行な2辺を有する六角形とするか、あるいは前記メッシュグラウンドパターン7a、7bのメッシュピッチを、隣接する配線パターン層4の配線4aの方向に平行するメッシュピッチを配線4aの方向に直交するメッシュピッチよりも小さく選択・設定したことを特徴とする。



【特許請求の範囲】

【請求項1】 配線パターン層と、前記配線パターン層の主面側に絶縁層を介し一体的に配設されたメッシュグランドパターンとを具備し、

前記メッシュグランドパターンのメッシュ開口部形状を、隣接する配線パターン層の配線の方向に平行な2辺を有する六角形としたことを特徴とするマルチチップモジュール用回路基板。

【請求項2】 配線パターン層と、前記配線パターン層の主面側に絶縁層を介し一体的に配設されたメッシュグランドパターンとを具備し、

前記メッシュグランドパターンのメッシュピッチを、隣接する配線パターン層の配線の方向に平行するメッシュピッチを配線の方向に直交するメッシュピッチよりも小さく選択・設定したことを特徴とするマルチチップモジュール用回路基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はマルチチップモジュール用回路基板に係り、特に高速動作型のモジュールの構成に好適するマルチチップモジュール用回路基板に関する。

【0002】

【従来の技術】高速動作が可能な半導体素子などを搭載・実装して成るマルチチップモジュールは、たとえばコンピュータなど各種の電子機器類に使用されつつある。そして、この種のマルチチップモジュールの構成には、一般に図6に断面的に示す構造の回路基板が使用されている。すなわち、厚膜多層配線基板1と、この厚膜多層配線基板1面上に一体的に配置された金属層からなるグランド層2aと、このグランド層2a面上に一体的に配置された絶縁層3aと、この絶縁層3a面上に一体的に配置・形成された金属層(膜)から成る配線パターン層4と、この配線パターン層4面上に一体的に配置された絶縁層3bと、この絶縁層3b面上に一体的に配置された金属層からなるグランド層2bとで、マルチチップモジュール用回路基板を構成(形成)している。なお、前記配線パターン層4は、一般的に絶縁層を介して互いに直交する形で所要の配線が形成され、かつ所定の交点で、介挿させてある絶縁層にビアホール接続を設けて所要の信号配線回路を形成する構成と成っている。ところで、このような回路基板を、高速動作するマルチチップモジュールの構成に用いる場合は、高速でかつ安定した電気信号伝搬特性を確保するため、前記配線パターン層4を形成する各配線の特性インピーダンスとじっそうする半導体チップの入力インピーダンスを整合させることが重要である。

【0003】こうした要請に対応して、前記グランド層2a、2bに方形の開口部を設けたメッシュ構成とすることにより、絶縁層3a、3bの膜厚を厚くせずに、配線パター

ン層4を成す配線4aの特性インピーダンスを制御する手段が試みられ、また多くの注目を寄せられている。たとえば図7(a)に透視・平面的に、また図7(b)に断面的(図7(a)のA-A'線)に示すごとく、配線4aの特性インピーダンス75Ωを目標に、各グランド層2a、2bの厚さを6μm程度、メッシュグランドの開口率51.4%、配線4aの厚さを6μm程度、配線4aの幅25μm程度、絶縁層3aの膜厚を46μm程度、絶縁層3bの膜厚を20μm程度とそれぞれ設定した構成のマルチチップモジュール用回路基板において、配線4aの配線方向1に対する各断面の特性インピーダンス値を計算したところ、図8に曲線aで示すごとくであった。ここで、メッシュグランドはメッシュピッチ300μmの方形を成し、かつ隣接する配線4aの方向に対して、斜交する形で配置されている。なお、この特性計算では図7(a)のB-B'線を1=0とした。

【0004】このように、グランド層2a、2bとして、メッシュピッチが比較的粗いメッシュを用いることにより、配線4aの特性インピーダンス(平均値)の選択幅を広げ、本回路基板上に実装する半導体素子(チップ)の入出力インピーダンスが比較的高い場合でも、確実なインピーダンス整合が可能となる。

【0005】

【発明が解決しようとする課題】しかしながら、前記メッシュピッチが300μmと比較的粗の方形メッシュを、グランド層2a'、2b'として構成されたマルチチップモジュール用回路基板は、回路基板にたとえば接続用のスルホールを形成した場合、図9に要部を平面的に示すごとく、そのスルホール5の形設により方形メッシュグランド層2a'、2b'の一部がいわゆる島抜きとなって、所要のグランド電位を呈し得なくなり配線4aの特性インピーダンスが大幅に変動してしまい、初期の目的・作用を達成し得ない場合がしばしば起こる。

【0006】前記メッシュピッチが比較的粗の方形メッシュを、グランド層2a'、2b'とした構成での問題に対し、メッシュピッチをたとえば150μmと狭小化することも考えられる。このような観点から、前記図7(a)、(b)で図示の構成において、メッシュピッチを150μmとした以外は、同様に構成したマルチチップモジュール用回路基板について、前記と同様に、配線4aの配線方向1に対する各断面の特性インピーダンス値を計算したところ、図8に曲線bで示すごとく、配線4aの特性インピーダンス値が低減する傾向が認められる。

【0007】すなわち、無損失線路における特性インピーダンスは、

【0008】

【式】

$$\sqrt{L/C}$$

(式中、L：インダクタンス、C：容量で表され、前記

メッシュピッチ $150\mu\text{m}$ のメッシュグランド層 $2a'$ 、 $2b'$ を配置した構成の場合の方が、メッシュピッチ $300\mu\text{m}$ のメッシュグランド層 $2a'$ 、 $2b'$ を配置した構成の場合に比べて、配線 $4a_3$ に対して近接した構造を採ることになる。したがって、配線 $4a_3$ に対する容量 C が増加し、特性インピーダンス Z の低減となり、所要の特性インピーダンスの付与・保持を達成することが困難である。この構成において、特性インピーダンスを向上させる手段として、前記メッシュグランド層 $2a'$ 、 $2b'$ の開口率の向上、換言するとメッシュ線幅（太さ）を小さく設定することも考えられるが、メッシュの製造・加工、あるいはマルチチップモジュール用回路基板の製造などが煩雑になり、生産性ないし経済性などの点で実用的でない。また、前記マルチチップモジュール用回路基板の構成において、絶縁層 $3a$ 、 $3b$ の厚さを比較的厚くして、特性インピーダンスを増加させることも考えられるが、製造プロセスや電気的特性などの点から実用的といえない。本発明は上記事情に対処してなされたもので、比較的簡易な手段で、もしくは煩雑な操作などを要せずに、配線の特性インピーダンスが容易に増加され、特性イン

【0009】

【課題を解決するための手段】本発明に係るマルチチップモジュール用回路基板は、配線パターン層と、前記配線パターン層の主面側に絶縁層を介し一体的に配設されたメッシュグランドパターンとを具備して成り、前記メッシュグランドパターンのメッシュ開口部形状を、隣接する配線パターン層の配線の方向に平行な2辺を有する六角形とするか、あるいは前記メッシュグランドパターンのメッシュピッチを、隣接する配線パターン層の配線の方向に平行するメッシュピッチを配線の方向に直交するメッシュピッチよりも小さく選択・設定したことを特徴とする。

【0010】

【作用】本発明に係るマルチチップモジュール用回路基板においては、具備するメッシュグランドの構成および配置につき、メッシュの開口部形状を、隣接する配線パターン層の配線の方向に平行な2辺を有する六角形とするか、あるいはメッシュピッチを、隣接する配線パターン層の配線の方向に平行するメッシュピッチを配線の方向に直交するメッシュピッチよりも小さく選択・設定した構成としている。そして、この構成に伴いメッシュグランドパターンが、高速で安定した電気信号の伝搬特性上要求される特性インピーダンスの設定範囲を広くすることを可能とし、この回路基板1に実装する半導体素子の入出力インピーダンスとのインピーダンス値の整合を確実にする。

【0011】

【実施例】以下図1～図5を参照して本発明の実施例を説明する。

【0012】実施例1

図1(a)、(b)はマルチチップモジュール用回路基板の要部構成例を、透視・平面的に(図1(a))、また図1(a)のA-A'線に沿って断面的(図1(b))にそれぞれ示したものである。そして、図1(a)、(b)において、1は厚膜多層配線基板1、6aは前記厚膜多層配線基板1面上に一体的に配置されたメッシュの開口部形状が六角形を成すメッシュグランド層、3aは前記メッシュグランド層6a面上に一体的に配置された絶縁層3a、4は前記絶縁層3a面上に一体的に配置・形成された金属層(膜)から成る配線パターン層、3bは前記配線パターン層4面上に一体的に配置された絶縁層、6bは前記絶縁層3b面上に一体的に配置されたメッシュの開口部形状が六角形を成すメッシュグランド層である。ここで、前記配線パターン層4は、一般的に絶縁体層を介して互いに直交する形で所要の配線4aが形成され、かつ所定の交点で、介挿させてある絶縁体層にビアホール接続を設けて所要の信号配線を形成する構成と成っている。また、前記メッシュの開口部形状が六角形を成すメッシュグランド層6a、6bは、前期配線パターン4層に対し、隣接する配線パターン層4の配線の方向、つまり絶縁体層を介して互いに直交に平行するように配置されている各配線4aの配線が延長する方向に、前記六角形に開口したメッシュの2辺が平行する形態を採って配置されている。

【0013】上記構成において、配線4aの特性インピーダンス 75Ω を目標に、各メッシュグランド層6a、6bの厚さを $6\mu\text{m}$ 程度、メッシュグランドの開口率58.2%、配線4aの厚さを $6\mu\text{m}$ 程度、配線4aの幅 $25\mu\text{m}$ 程度、配線4aのピッチ $75\mu\text{m}$ 程度、絶縁層3aの膜厚を $46\mu\text{m}$ 程度、絶縁層3bの膜厚を $20\mu\text{m}$ 程度とそれぞれ設定した構成のマルチチップモジュール用回路基板において、配線4aの配線の方向に対する各断面の特性インピーダンス値を計算したところ、図8に曲線cで示すごとくであった。ここで、メッシュグランド層6a、6bは、配線4aの配線の方向に平行なメッシュピッチ $225\mu\text{m}$ 、配線4aの配線の方向に直交なメッシュピッチ $150\mu\text{m}$ 、配線4aの配線方向に平行な辺の長さ $37.5\mu\text{m}$ の六角形開口を成している。なお、この特性計算では図1(a)のB-B'線を $l=0$ とした。

【0014】前記配線4aの配線の方向に対する断面の特性インピーダンス値(図8に曲線c)は 71.3Ω であり、前記例示の図9の構成の配線4aの配線の方向に対する断面の特性インピーダンス値(図8に曲線b)の 69.7Ω に比べて増加していた。つまり、この構成においては、図1(a)のA-A'線領域が特性インピーダンスの最大部分を成しているが、六角形に開口しているメッシュグランド層6a、6bの平行辺が隣接することによって、特性インピーダンス値最大部分の領域が拡張されてい

る。

【0015】この実施例では、メッシュグランド層6a、6bのメッシュ開口部の配線4aに平行する辺の長さを $37.5\mu\text{m}$ としているが、この値をいろいろ変化させた場合（配線4aの配線方向のメッシュピッチを変化させた場合）、その配線4aの特性インピーダンスをそれぞれ測定したところ、図2に示すごとくであり、配線4aの配線（進行）の方向のグランドメッシュピッチ $x\mu\text{m}$ と、メッシュ開口部の配線4aに平行な辺の長さ $d\mu\text{m}$ との間には次のような関係がある。

【0016】 $x = 2 \times d + 150$

図みに、図2において $x = 150\mu\text{m}$ の点が、図9に図示したの従来例（ $150\mu\text{m}$ ピッチのメッシュグランド）の場合に相当し、また $x = 225\mu\text{m}$ の点が、前記図1(a)に図示した $d = 37.5\mu\text{m}$ の場合に相当する値である。

【0017】このようにメッシュ開口部の形状を2辺が配線4aの進行方向と平行である六角形とすることにより、配線4aに直交する側のメッシュグランド層6a、6bのピッチを $150\mu\text{m}$ 程度とし、メッシュグランドのピッチを小さくしたまま、メッシュ（グランド）線幅を細くしたり、絶縁膜3a、3bを厚くするなどプロセス的な困難もなく、特性インピーダンスを増加させることができる。また、配線パターン層4が互いに直交する2種類の層（x線層とy線層）で構成されている場合は、各配線層に近い（隣接する）メッシュグランド層6a、6bの方が、配線容量に対する影響も大きいので、各配線層に近い側の（隣接する）グランドメッシュグランド層6a、6bを、その開口部がその配線4aと平行な辺を持つ六角形であるメッシュ形状とすればよい。

【0018】実施例2

図3(a)、(b)、(c)はマルチチップモジュール用回路基板の他の要部構成例を、断面的に（図3(a)）、図3(a)図示の一方の配線パターン層4'を透視・平面的に（図3(b)）、図3(a)図示の他方の配線パターン層4''を透視・平面的に（図3(c)）にそれぞれ示したものである。そして、図3(a)、(b)、(c)において、1は厚膜多層配線基板1、7a、7bは前記厚膜多層配線基板1面上に一体的に配置されたメッシュピッチが、隣接する一方の配線パターン層4'の配線の方向（進行方向）に対する斜交方向により異なっているメッシュグランド層、3aは前記メッシュグランド層7a面上に一体的に配置された絶縁層3a、4''は前記絶縁層3a面上に一体的に配置・形成された金属層（膜）から成る他方の配線パターン層、3bは前記配線パターン層4''面上に一体的に配置された絶縁層、7bは前記絶縁層3b面上に一体的に配置されたメッシュピッチが、隣接する配線4aの配線の方向（進行方向）に対する斜交方向により異なっているメッシュグランド層である。ここで、前記配線パターン層4'、4''は、一般的に絶縁体層3cを介して互いに直交する形で所要の配線1が形成され（格子状に形成）、か

つ所定の交叉点で、介挿させてある絶縁体層にビアホール接続を設けて所要の信号配線回路を形成する構成と成っている。

【0019】上記構成において、配線4aの特性インピーダンス 75Ω を目標に、各メッシュグランド層7a、7bの厚さを $6\mu\text{m}$ 程度、メッシュグランドの開口率51.4%、配線4aの厚さを $6\mu\text{m}$ 程度、配線4aの幅 $25\mu\text{m}$ 程度、配線4aのピッチ $75\mu\text{m}$ 程度、絶縁層3aと3cとの合計膜厚を $46\mu\text{m}$ 程度、絶縁層3bの膜厚を $20\mu\text{m}$ 程度とそれぞれ設定した構成のマルチチップモジュール用回路基板において、配線4a3の配線の方向に対する各断面の特性インピーダンス値を計算したところ、図8に曲線dで示すごとくであった。ここで、メッシュピッチが、配線4a'、4a''の配線の方向（進行方向）に対する斜交方向により異なっているメッシュグランド層7a、7bは、前記隣接する配線パターン層4'、4''を成す配線4a'、4a''の配線の方向に対し、直交方向のメッシュピッチが $300\mu\text{m}$ 程度に、平行方向のメッシュピッチが $150\mu\text{m}$ 程度に選択・設定されている（メッシュ線幅 $42.5\mu\text{m}$ ）。

【0020】図8の曲線dから分かるように、この実施例においては、各配線4a'、4a''について容易に、かつ確実に所要の平均特性インピーダンスを確保し得た。つまり、メッシュピッチを $300\mu\text{m}$ 程度に選択・設定し、方形に開口させた（メッシュ線幅 $60\mu\text{m}$ ）メッシュグランド層2a'、2b'を配置した構成のマルチチップモジュール用回路基板の場合（曲線a参照）とほぼ同程度にすることができた。このことは、高速で安定した電気信号を伝搬する上で各配線4a'、4a''に要求される特性インピーダンスの付与ないし保持ばかりでなく、前記配線パターン層4'、4''間のビアホール接続を行い易くしたり、さらには配線4a'、4a''密度の向上をも図り得ることを意味し、実用上多くの利点をもたらすものといえる。

【0021】なお、上記では配線パターン層4'、4''を絶縁・離隔・分離した構成例を示したが、たとえば図4(a)に要部を平面的に、図4(b)に断面的にそれぞれ示すごとく、配線パターン層4を一層構成とした場合、もしくは図5に要部を平面的に示すごとく、長方形に開口させた（メッシュピッチが配線方向に対して狭ピッチ）メッシュグランド層7a、7bを配置した構成としても、前記例示の場合と同様に、各配線が高速で安定した電気信号を伝搬する上で要求される特性インピーダンスの設定に対し、幅広く対応することができた。

【0022】

【発明の効果】以上説明したように、本発明に係るマルチチップモジュール用回路基板よれば、メッシュグランドのメッシュピッチを比較的小さく設定しても、プロセス上の困難性もなく配線について、特性インピーダンス設定範囲の拡大もしくは特性インピーダンスの増加を図ることができる。つまり、電気信号配線パターンに隣接

7

配置するメッシュグラウンドの開口形状および各配線（電気信号配線パターンを形成する）に対する位置関係を、前記のごとく選択・設定することにより、確実にグラウンドにし、各配線のより確実な特性インピーダンス制御を実現することができるので、半導体チップを搭載・実装して、たとえば高速なコンピュータ用モジュールを構成した場合、所要の機能を十分かつ確実に発揮させることが可能となる。

【図面の簡単な説明】

【図1】本発明に係るマルチチップモジュール用回路基板の要部構成例を示すもので、(a)は透視的な平面図、(b)は断面図。

【図2】本発明に係るマルチチップモジュール用回路基板が具備する六角形に開口したメッシュグラウンドのピッチと特性インピーダンスとの関係を示す曲線図。

【図3】本発明に係るマルチチップモジュール用回路基板の他の要部構成例を示すもので(a)は断面図、(b)は一方の配線パターン層部の透視的な平面図、(c)は他方の配線パターン層部の透視的な平面図。

【図4】本発明に係るマルチチップモジュール用回路基板のさらに他の要部構成例を示すもので(a)は透視的な平面図、(b)は断面図。

8

【図5】本発明に係るマルチチップモジュール用回路基板の別の要部構成例を示す透視的な平面図。

【図6】従来のマルチチップモジュール用回路基板の要部構成を示す断面図。

【図7】従来のメッシュグラウンドを備えたマルチチップモジュール用回路基板の要部構成を示すもので、(a)は透視的な平面図、(b)は断面図。

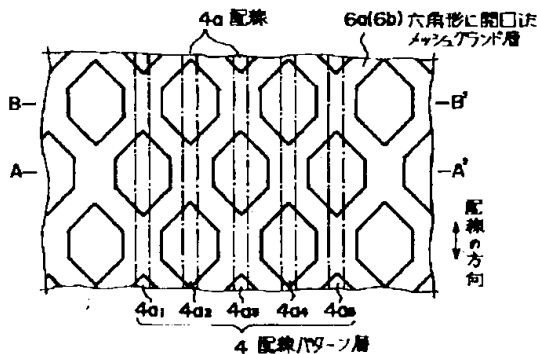
【図8】従来および本発明に係るマルチチップモジュール用回路基板における配線（進行）方向に対する配線の各断面における特性インピーダンス例を比較して示す曲線図。

【図9】従来のメッシュグラウンドを備えたマルチチップモジュール用回路基板の他の要部構成を示す透視的な平面図。

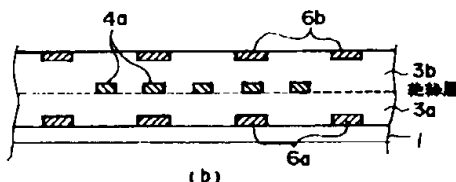
【符号の説明】

1…厚膜多層配線基板 2a, 2b…グラウンド層 2a', 2b'…方形に開口したメッシュグラウンド 3a, 3b, 3c…絶縁層（膜） 4, 4', 4''…配線パターン層 4a…配線 5…スルホール 6a, 6b…六角形に開口したメッシュグラウンド層 7a, 7b…相互のメッシュピッチが異なっているメッシュグラウンド層

【図1】

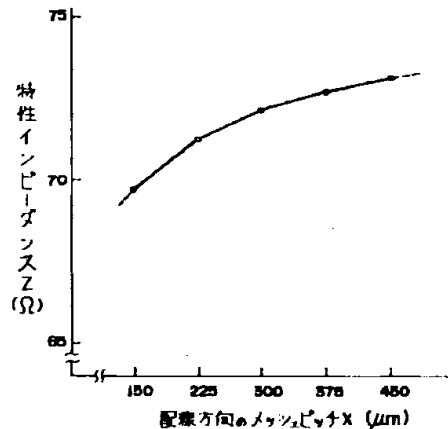


(a)

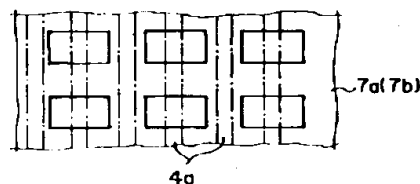


(b)

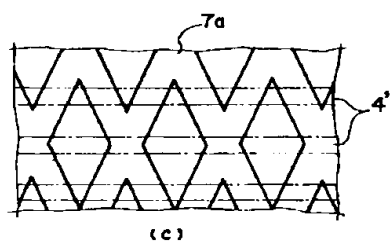
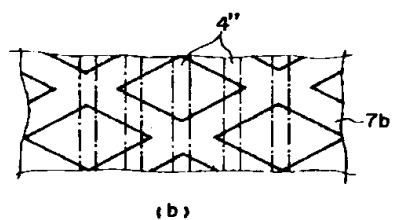
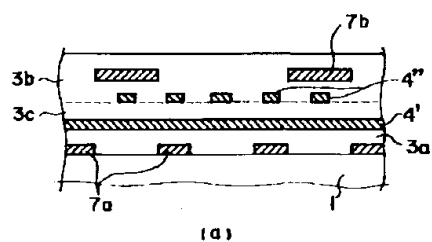
【図2】



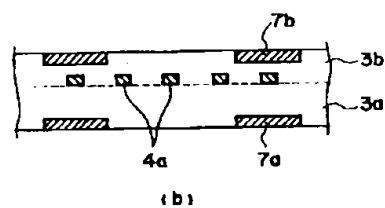
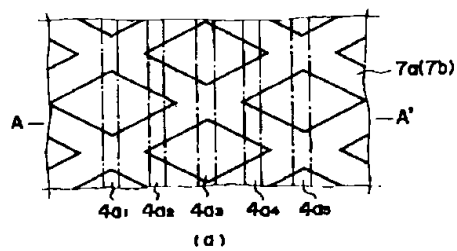
【図5】



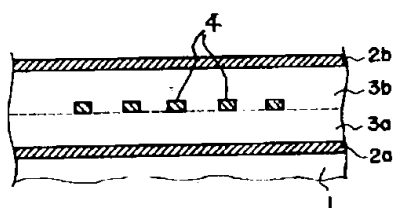
【図3】



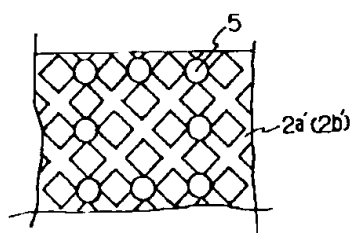
【図4】



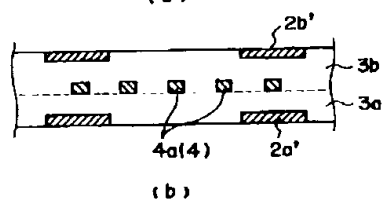
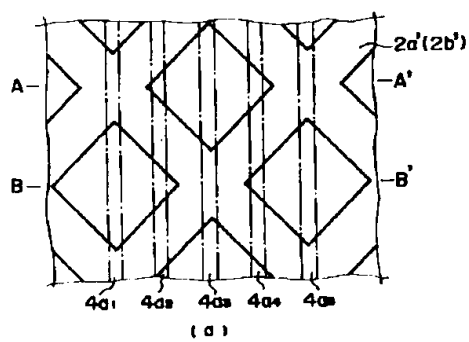
【図6】



【図9】



【図7】



【図8】

